PAT-NO:

JP02001061092A

DOCUMENT-IDENTIFIER:

JP 2001061092 A

TITLE:

ELECTRONIC CAMERA

PUBN-DATE:

March 6, 2001

INVENTOR - INFORMATION:

NAME KAWASE, MASARU HIGUCHI, MASASUKE

COUNTRY N/A

N/A

ASSIGNEE-INFORMATION:

COUNTRY

OLYMPUS OPTICAL CO LTD

N/A

APPL-NO:

JP11237062

APPL-DATE:

August 24, 1999

INT-CL (IPC): H04N005/228, H04N005/225, H04N005/907

ABSTRACT:

PROBLEM TO BE SOLVED: To improve quality of displayed and recorded images

and enhance the processing speed of images by providing an interpolation means

to form an image for display and an image for recording respectively with

interpolation by an approximate expression of a high-order polynomial equal to

or higher than a third order polynomial.

SOLUTION: Original image data from a built-in memory 30 is inputted in an

interpolating position calculating part 91 and an arithmetic interpolation part

94. The output value at a desired position is obtained by using the

approximate expression by the high-order polynomial at least equal to or higher than the third order polynomial to enhance interpolation accuracy based on the inputted data by the interpolating position calculating part 91. Next, an interpolating position is corrected based on data from a memory area 31 by an interpolating position correcting part 92. Thus, since the output at the corrected interpolating position is calculated by using a beforehand prepared interpolation coefficient table 93 by correcting the interpolating position, the output value at the interpolating position is calculated at high speed without complicated calculation.

COPYRIGHT: (C) 2001, JPO

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2001-61092 (P2001-61092A)

(43)公開日 平成13年3月6日(2001.3.6)

| (51) Int.Cl. ⁷ | | 識別記号 | FΙ | | テーマコード(参考) |
|---------------------------|-------|------|------|-------|------------|
| H 0 4 N | 5/228 | | H04N | 5/228 | Z |
| • | 5/225 | | | 5/225 | F |
| | 5/907 | | | 5/907 | В |

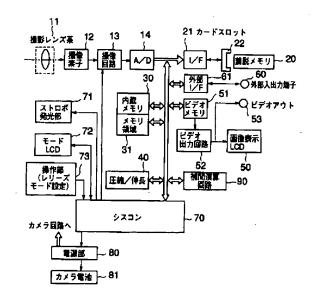
| | | 審査請求 有 請求項の数6 OL (全 7 頁) | | | |
|----------|-----------------------|---|--|--|--|
| (21)出願番号 | 特願平11-237062 | (71)出願人 000000376 オリンパス光学工業株式会社 | | | |
| (22)出顧日 | 平成11年8月24日(1999.8.24) | 東京都渋谷区幡ヶ谷2丁目43番2号 | | | |
| | | (72)発明者 川瀬 大 東京都渋谷区幡ヶ谷2丁目43番2号 オリ ンパス光学工業株式会社内 | | | |
| | | (72)発明者 樋口 正祐 東京都渋谷区幡ヶ谷2丁目43番2号 オリ ンパス光学工業株式会社内 | | | |
| | | (74)代理人 100058479 弁理士 鈴江 武彦 (外4名) | | | |
| | | | | | |

(54)【発明の名称】 電子カメラ

(57)【要約】

【課題】 表示及び記録画像の質を向上させ、かつそれ らの処理を高速化した電子カメラを提供すること。

【解決手段】 被写体を撮像し、撮像した被写体の画像 を表示及び記録可能な電子カメラにおいて、前記撮像画 像に基づいて表示用画像及び記録用画像を形成する場合 に、3次以上の高次多項式の近似式による補間処理によ って前記表示用画像及び前記記録用画像をぞれぞれ形成 する補間手段90を備えた。



1

【特許請求の範囲】

【請求項1】 被写体を撮像し、撮像した被写体の画像を表示及び記録可能な電子カメラにおいて、

前記撮像画像に基づいて表示用画像及び記録用画像を形成する場合に、3次以上の高次多項式の近似式による補間処理によって前記表示用画像及び前記記録用画像をそれぞれ形成する補間手段を備えたことを特徴とする電子カメラ.

【請求項2】請求項1記載の電子カメラにおいて、前記補間手段は、前記表示用画像と前記記録用画像とを形成 10 する際に、その形成画像に応じた補間条件で画像を形成することを特徴とする電子カメラ。

【請求項3】請求項2記載の電子カメラにおいて、前記補間条件が補間精度又は補間データ数に関する条件を含むことを特徴とする電子カメラ。

【請求項4】請求項1記載の電子カメラにおいて、前記補間手段は、前記表示用画像を形成する第1の補間手段と前記記録用画像を形成する第2の補間手段とを備えたことを特徴とする電子カメラ。

【請求項5】請求項1記載の電子カメラにおいて、前記 20 補間手段は、少なくとも一部が前記表示用画像と前記記録用画像とを形成する際に共通して使用される補間係数情報を記憶する手段を備え、前記補間係数情報を用いて前記表示用画像と前記記録用画像とを形成することを特徴とする電子カメラ。

【請求項6】請求項1記載の電子カメラにおいて、前記 撮像画像データを記憶する記憶手段を更に備え、前記表 示用画像を形成する手段と前記記録用画像を形成する手 段は前記記憶手段から前記撮像画像データを読み出し て、前記表示用画像及び前記記録用画像を形成すること 30 を特徴とする電子カメラ。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、所望の画像を撮像 し、この画像情報を記録・表示することが可能な電子カメラに関する。

[0002]

【従来の技術】電子カメラは、画像の表示及び記録が可能なように構成されており、最近では、静止画像でなく動画像も併せて表示及び記録が可能なものもある。その 40 ため、静止画像と動画像の記録処理の共有化を図りつつ、静止画像を高画質に記録する試みもなされている (特開平10-108121号公報)。

【0003】また、フォーマットに応じて画素数を変換する際に、その一部にキュービック補間を行う試みもなされている(特開平10-191392号公報)。

[0004]

【発明が解決しようとする課題】しかし、上記の試みにおいては、表示及び記録画像の質を向上させ、かつそれらの処理を高速化するという提案はなされていない。

【0005】本発明は、表示及び記録画像の質を向上させ、かつそれらの処理を高速化した電子カメラを提供することを目的とする。

[0006]

【課題を解決するための手段】本発明は、上記の課題を解決するために次のような手段を講じた。

【0007】本発明に係る電子カメラは、被写体を撮像し、撮像した被写体の画像を表示及び記録可能な電子カメラであって、前記撮像画像に基づいて表示用画像及び記録用画像を形成する場合に、3次以上の高次多項式の近似式による補間処理によって前記表示用画像及び前記記録用画像をそれぞれ形成する補間手段を備えたことを特徴とする。表示及び記録の双方に高精度な補間処理を行うようにしたので、表示及び記録の双方において画質の向上を図ることができる。

【0008】上記の電子カメラにおける好ましい実施態 様は以下の通りである。

【0009】(1) 前記補間手段が、前記表示用画像と前記記録用画像とを形成する際に、その形成画像に応じた補間条件で画像を形成すること。表示及び記録のそれぞれの解像度に応じた条件で補間を行うので、処理の効率化、高速化を図ることができる。ここにおいて、前記補間条件が補間精度又は補間データ数に関する条件を含むこと。精度或いはデータ毎に補間条件を定めているので、効率的な処理ができる。

【0010】(2) 前記補間手段が、前記表示用画像を形成する第1の補間手段と前記記録用画像を形成する第2の補間手段とを備えたこと。表示及び記録のそれぞれについて専用の補間手段を設けたので、処理の高速化が可能となる。

【0011】(3) 前記補間手段が、少なくとも一部が前記表示用画像と前記記録用画像とを形成する際に共通して使用される補間係数情報を記憶する手段を備え、前記補間係数情報を用いて前記表示用画像と前記記録用画像とを形成すること。補間係数情報から、補間値を算出するので、複雑な計算を要せず、簡単な回路で高速にかつ高精度の補間結果が得られる。また、補間係数情報を表示の場合と記録の場合とで一部分共用しているので、メモリが節約できる。

(4) 前記撮像画像データを記憶する記憶手段を更に備え、前記表示用画像を形成する手段と前記記録用画像を形成する手段は前記記憶手段から前記撮像画像データを読み出して、前記表示用画像及び前記記録用画像を形成すること。撮像画像(の原データ)を表示の場合と記録の場合とで共用するので、メモリが節約できる。

[0013]

【発明の実施の形態】図面を参照して本発明の実施の形態を説明する。

50 【0014】図1は、本発明の一実施形態に係る電子カ

メラのシステム構成を示す概略ブロック図である。 【0015】図1を参照して本発明に係る電子カメラの 概略構成を説明する。

【0016】撮影レンズ系11を通過した被写体の画像 は、撮像素子12で電気信号に変換される。撮像素子1 2で変換された電気信号は、撮像回路13でアナログ画 像信号に変換された後に、A/D変換器14によってデ ジタル画像信号に変換される。そして、このデジタル画 像信号は、所定の処理を経て、例えば、外部メモリであ る着脱可能な着脱メモリ20 (例えば、フラッシュメモ 10 リ、スマートメディア等) にインターフェース(I/ F) 21を介して記録される。なお、着脱メモリ20は 通常カードスロット22に装着される。また、電子カメ ラは、高速な内蔵メモリ30(例えば、ランダムアクセ スメモリ (RAM)等)を有しており、画像の圧縮伸長 における作業用メモリとして、或いは一時的な画像記憶 手段としての高速バッファとして使用される。内蔵メモ リ30は、本発明においては、補間処理用のメモリ領域 31を有している。なお、このメモリ領域31は内蔵メ モリ30と独立したメモリであっても良いし、補間処理 20 用の演算回路(又は、IC)に内蔵されたメモリであっ てもかまわない。

【〇〇17】圧縮伸長回路40は、デジタル画像信号の 圧縮を行ったり、圧縮された画像信号を展開(伸長)す るためのものである。

【0018】また、電子カメラには、通常画像表示用の LCD50(液晶表示装置)が搭載されており、このL CD50は、着脱メモリ20に記録された画像の確認 や、撮影しようとする画像を表示する。このLCD50 に表示される画像は内蔵メモリ30からの画像情報を一 30 旦ビデオメモリ51に取り込み、次に、ビデオ出力回路 52で、ビデオ画像に変化して、画像表示LCD50に 画像が表示可能となっている。また、ビデオ出力回路5 2の出力はビデオ出力用の外部端子53を介して外部表 示装置にビデオ画像が出力できるようになっている。

【0019】シスコン70は、電子カメラの各機器の全 体の制御を行うもので、その機能の詳細は後述する。シ スコン70は、レリーズからなる操作部73からの入力 を受け付けて、レリーズの操作によって撮像を行った り、画像処理を図示しない画像処理回路に依頼したりす 40 る。また、シスコン70は、被写体の撮像時における光 量が不足している場合には、ストロボ発光部71に依頼 してストロボをオンにして撮影するように制御する。ま た、シスコン70には図示しない撮影距離検出部があ り、被写体との距離を検出する機能を有する。また、操 作部73は、各種モードの設定も行うことができるよう になっており、そのモード設定はモードLCDに表示さ

【0020】外部インターフェース(外部 I/F)61

ータの入出力を行う。この外部入出力端子60には、例 えば、パーソナルコンピュータ等が接続されて、着脱メ モリ20内の画像をパーソナルコンピュータ等に転送し たり、パーソナルコンピュータ等から画像データを入力 したりする。

【0021】また、電子カメラの各部は基本的に電池に より駆動するようになっており、電源部80を介してカ メラ電池81からの電力によってカメラの各部が駆動す るようになっている。また、カメラ電池81は電源部8 0の制御により充電可能なものとなっている。

【0022】図2は、1次元の補間モデルを示す図であ る。図2の(a)に示すように、従来では、2点間を結 ぶ直線によって所望の位置における出力値を計算する直 線補間が一般的であった。このようにすると、計算に必 要な既知の出力値を有する位置は2点でよいが、あくま でも2点間の比例平均の出力値を求めることになるの で、例えば、その2点間に最大値又は最小値がある場合 でも、検出できないことになる。本発明では、この補間 精度を上げるために、少なくとも3次以上の多次多項式 による近似式を用いて所望の位置における出力値を得て いる。図2では、4点の値から3次多項式の係数を求め て、求められた3次多項式による近似式に位置データを 入れて出力を得ている例を示す。なお、この3次多項式 による近似式による補間は「Си bic補間」とも称す る。図2において、位置n-1、n、n+1、n+2の 4点の出力値から3次多項式の係数を求め、その3次多 項式から位置x′における出力値を求めることによって 所望の位置における補間値が得られることになる。これ を例えば、直線補間で行った場合を考慮すると、最大値 を有する位置は n+1 になるので、本発明の場合と異な り、正確な位置が得られないことが明らかである。

【0023】図3は、本発明における補間演算回路90 のブロック図である。補間演算回路90は補間位置算出 部91と、補間位置修正部92と、補間係数テーブル9 3と、補間演算部94と、バッファメモリ31とからな る。なお、補間位置算出部91から補間演算部94の機 能はシスコン70で行われる。具体的には、補間演算回 路90は次のような動作を行う。

【0024】内蔵メモリ30からの元画像データが補間 位置算出部91と補間演算部94とに入力する。補間位 置算出部91は、入力データに基づいて、例えば、図2 (b) における、n点とn+1点との間の補間位置x' を算出する。次に、補間位置修正部92は、演算を簡略 化するために、例えば、n点とn+1点との間を16等 分した場合におけるx´点に最も近い点に補間位置をメ モリ領域31からのデータに基づいて修正する。このよ うに補間位置を修正することにより、予め用意された補 間係数テーブル93を用いて修正された補間位置におけ る出力を算出することができるので、複雑な計算を行う は、外部入出力端子60に接続されて、外部機器とのデ 50 ことなく、高速に補間位置における出力値が算出可能と

なる。なお、この補間位置の修正による誤差については、テーブルで補間係数を与えるようにしているために、細かくしすぎるとテーブルのデータ量が増えるので現実的ではないが、ある程度、例えば上記のように16等分した位置とすれば精度的には十分であるし、データ量もさほど多くならないので、現実的といえる。

【〇〇25】図4は、本発明に係る表示及び記録処理の 流れを示すブロック図である。図4において、撮影レン ズを通過した被写体の画像は、CCDで電気信号に変換 される。CCDで変換された電気信号は、図示しない撮 10 像回路でアナログ画像信号に変換された後に、A/D変 換器によってデジタル画像信号に変換される。そして、 そのデジタル画像信号は、内蔵メモリ(以下、「共用メ モリ」と称する) に一旦格納される。共用メモリに格納 されたデジタル画像信号は、表示用の画像処理と記録用 の画像処理の2つの処理ルートに分かれる。なお、表示 用及び記録用の画像処理は、通常画像の拡大或いは縮小 を行うための画像処理(それぞれ、表示用リサイズ及び 記録用リサイズと称する)であって、本発明では、この 表示用及び記録用リサイズにおいて、高い精度が得られ 20 る高次多項式を用いた近似式による補間処理を用いてい る。この補間処理によって求めた所望の画素数(すなわ ち、画質)を有する画像は、次のように処理される。ま ず、表示の場合には、混合器で例えば文字データなどを 処理済みの画像データに付加して、インターフェースを 介して例えばLCDに表示される。また、記録の場合に は、処理済みの画像データは圧縮回路により例えばJP EG形式で圧縮されて、着脱メモリに記録される。これ らの処理において、補間処理は、表示用と記録用と共用 しても構わないし、高速に処理するために補間処理を別 30 々に設けておき、独立に動作可能としても良い。

【0026】なお、図4において、記録用リサイズの前に、高次多項式を用いた近似式による補間処理によって、単板で撮像した画像を擬似3板化しても良い。この場合において、擬似3板化とは、単板(或いは2板でも良い)からなる撮像素子で撮影した画像を、あたかもR(レッド)、G(グリーン)、B(ブルー)のそれぞれからなる3板からなる撮像素子で撮像した画像になるように拡張することをいう。

【0027】図5は、図4の変形例を示すブロック図で 40 ような例以外に、ある。図5においては、内蔵メモリから呼び出された画像情報は所望の記録画像情報になるような画素数(例えば、640×480画素)を有する画像にリサイズが行われる(リサイズ1と称する)。この時に、本発明に係る高次多項式を用いた近似式による補間処理が行われる。なお、この画像は、記録用の画像であるので、着脱メモリ等の外部メモリへは、例えば、JPEGによる画像圧縮を経てそのまま記録される。LCDなどに画像を表示する場合には、表示画素は、上記のような記録時における640×480画素とは異なる画素数になる場合 50 が、図7である。

が多く、そのため、表示用にリサイズする必要がある (リサイズ2と称する)。この時に、更に、高次多項式 を用いた近似式による補間処理で表示用の画像を作成す ることが好ましいが、この場合において、記録用の画像 のサイズと表示用の画像のサイズは、通常ある程度固定 されている。すなわち、記録の場合には、画像サイズ は、例えば、先程の640×480画素や、高画質の場 合には800×600画素や1024×768画素など になっている。また、表示画素数については、先に示し た場合の他に、記録画素数と同じであっても良い場合も ある。このように、記録や表示に係る画像の画素数は予 め定められている場合が多いことから、図5に示すよう に、表示用に画像をリサイズ(リサイズ2)する場合に は、高次多項式を用いた近似式による補間処理を用いな くても、処理の軽減化をするために、予め高次多項式を 用いた近似式で求めておいた係数(固定係数)を用いて リサイズすることが好ましい。

【0028】なお、上記の説明において、補間処理を高 次多項式を用いた近似式による補間処理で行うように説 明したが、処理の軽減化を行うために、図5に示すよう な固定係数をリサイズ2のみに適用するのではなく、図 4における表示用リサイズ、記録用リサイズ、及び図5 のリサイズ1にも適用することが好ましい。その理由 は、記録する場合における画像の画素数や表示する場合 における画像の画素数は予め決められている場合がほと んどであるからである。このように、実際に高次多項式 を用いた近似式による補間処理を行うことなく、予め高 次多項式を用いた近似式で求めておいた係数(固定係 数)を用いてリサイズすることにより、処理の軽減化を 図ることができ、高速化、簡素化に寄与する。この場合 における、補間係数テーブルの一例を図6に示す。図6 の補間係数テーブルでは、記録のみに使用する部分と、 表示及び記録の両方で使用する部分とが示されている が、これは記録の場合と表示の場合においては、データ サイズが異なり、表示用には補間係数テーブルの一部分 を使用し、テーブルの全てを使用する必要がないので、 表示用の補間係数テーブルの部分は記録用の補間係数テ ーブルと共用するような形態になっている。なお、表示 用及び記録用の画像のデータサイズにより、図6に示す ような例以外に、表示のみの使用する部分があっても良 いし、データサイズの設定により適宜変更が可能であ

【0029】図7は、記録用リサイズにおける実際の記録画質モードに従った処理を示すフローチャートである。通常の電子カメラにおいては、SQ(Standard Quality)モード、HQ(High Quality)モード及びSHQ(Super High Quality)モードの3つのモードで記録可能となっている。そこで、1ずれのモードで記録するときに、上記の補間処理を行う必要があるかを示したものが、図7でまる

【0030】通常電子カメラにおいては、撮影画像の画 質は最も高い画質になっている。図7において、画質モ ードを選択していない場合には(ステップS1)、その まま終了するので、リサイズは行われない。次に、SQ (Standard Quality) モードが選択されていれば (ステ ップS2)、画素数が撮像画像よりも少なくなるので、 補間処理が行われる(ステップS3:Сиbi=1)。 HQ (High Quality) モードが選択されていれば (ステ ップS4)、SQ選択時と同様に、画素数が撮像画像よ りも少なくなるので、補間処理が行われる(ステップS 10 5: Cubi=1)。そして、SHQ (Super High Qua lity) モードが選択されていれば(ステップS4)、画 素数が撮像画像と同じなので、補間処理は必要がなく、 行われない (ステップS6: Cubi=0)。この場合 において、この補間処理は、上記のような補間係数テー ブルを用いることにより、容易かつ高速に行うことがで きる。

【0031】図8は、共用メモリに記録された画像デー 夕の取り扱いについて説明するするための図である。こ こでは、3次多項式を用いた近似式による補間を行う場 合について説明する。通常、メモリにデータを書き込む 場合に、1かたまり(例えば、1ブロック)のデータ毎 に書き込まれる。この場合において、データは、データ 量に応じて、図8の(a)に示すように4行n列(例え ば、n=8の場合には、1ブロック=32バイト)のデ ータとして書き込まれる。次に、データを読み込む場合 には、図8の(b)に示すように4行4列データとして 順次読み込んで、2次元の3次多項式を用いた近似式に よる補間を行う。このようにすることにより、データ補 間を確実に行うことができる。なお、この場合におい て、近似する多項式の次数に応じて、書き込み及び読み 出しのデータ列を適宜変更可能であることはもちろんで あり、2次元の4次多項式を用いる場合には、5行n列 のデータとして書き込んで、5行5列のデータを読み込 むようにする。以下同様に次数が上がる毎に、2次元m 次多項式を用いる場合には、m+1行n列のデータとし て書き込み、m+1行m+1列のデータを読み込んで補 間処理を行うことになる。なお、この場合において、上 述したような補間係数テーブルを使用することができる ことはもちろんである。また、上記では、4行4列の補 40 間について記載したが、これに限らず、図8の(c)に 示すように、4行n列のデータを1つ(例えば、斜線部 で示す1列のデータ)を任意に代表データとして、1次 元の3次多項式を用いた近似式による補間を行うことも できるし、4行n列のデータの各行におけるn列分のデ ータを加算平均したデータを用いて1次元の3次多項式 を用いた近似式による補間を行うこともできる。このよ うにすることにより、計算量が減少できる。

【0032】なお、上記の処理を逐次処理することは、 非常に時間の掛かる作業であって、個々に処理すること 50 ム構成を示す概略ブロック図。

は現実的ではない。そこで、時間を要する作業をパイプ ライン処理により、連続的に作業を行うことで、時間の 短縮化を図ることができる。 図9は、パイプライン処理 の概略ブロック図である。図9において、バス1を介し て、シスコン70と、前処理部3と、内蔵メモリ30 と、画像処理部5と、圧縮伸長回路40(ここでは、J PEG圧縮を対象として記載)とが接続されている。前 処理部3は、図1における撮像回路13とA/D変換器 14を含むものである。画像処理部5は、シスコン70 に含まれ、主に画像の縮小や拡大のための処理を行う。 この場合において、基本的に、この画像処理は非常に時 間の掛かる処理であるので、図示のように、処理プロセ スを多段階に分割(図では、n段)して、それぞれの処 理をパイプライン方式で並列処理することにより、処理 の短縮化が可能となる。

【0033】本発明は、上記の発明の実施の形態に限定 されるものではない。上記の実施形態においては、近似 式として3次多項式の1次元についてのみの例を示した が、4次以上の多項式に拡張も可能であるし、2次元以 上の多次元による補間を行うことも可能である。更に、 多項式による近似でなく、他の適当な関数(例えば、指 数関数等)を使用した更に精度の良い近似式が得られた のであれば、その近似式を使用し、更に、その補間係数 をテーブルとして与えておくのも非常に効果的である。 【0034】また、本発明の要旨を変更しない範囲で種 々変形して実施できるのは勿論である。

[0035]

【発明の効果】本発明によれば次のような効果が得られ

【0036】表示及び記録の双方に高精度な補間処理を 行うようにしたので、表示及び記録の双方において画質 の向上を図ることができる。また、表示及び記録のそれ ぞれの解像度に応じた条件で補間を行うので、処理の効 率化、高速化を図ることができる。ここにおいて精度或 いはデータ毎に補間条件を定めているので、効率的な処 理ができる。

【0037】更に、表示及び記録のそれぞれについて専 用の補間手段を設けたので、処理の高速化が可能とな

【0038】加えて、補間係数情報から、補間値を算出 するので、複雑な計算を要せず、簡単な回路で高速にか つ高精度の補間結果が得られる。また、補間係数情報を 表示の場合と記録の場合とで一部分共用しているので、 メモリが節約できる。

【0039】更に、撮像画像(の原データ)を表示の場 合と記録の場合とで共用するので、メモリが節約でき

【図面の簡単な説明】

【図1】本発明の一実施形態に係る電子カメラのシステ

9

【図2】1次元の補間モデルを示す図。

【図3】本発明における補間演算回路90のブロック図。

【図4】本発明に係る表示及び記録処理の流れを示すブロック図。

【図5】図4の変形例を示すブロック図。

【図6】補間係数テーブルの一例を示す図。

【図7】記録用リサイズにおける実際の記録画質モード

に従った処理を示すフローチャート。

【図8】共用メモリに記録された画像データの取り扱い 10 について説明するするための図。

【図9】パイプライン処理の概略ブロック図。

【符号の説明】

11…撮影レンズ系、

12…撮像素子、

13…撮像回路、

14…A/D変換器、

20…着脱メモリ、

21…インターフェース(I/F)、

10

22…カードスロット、

30…内蔵メモリ、

31…補間処理用のメモリ領域、

40…圧縮伸長回路、

50...LCD,

51…ビデオメモリ、

52…ビデオ出力回路、

53…外部端子、

70…シスコン

73…操作部、

71…ストロボ発光部、

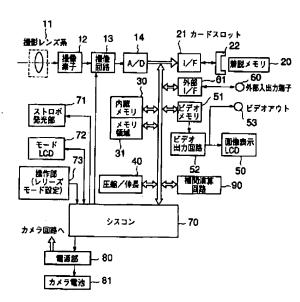
61…外部インターフェース(外部 I / F)、

80…電源部、

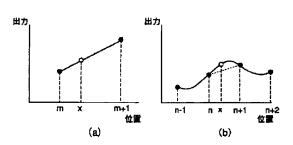
81…カメラ電池、

90…補間演算回路。

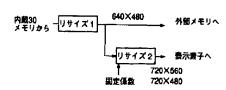
【図1】



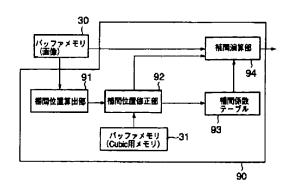
【図2】



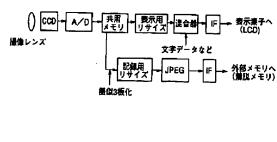
【図5】



【図3】



【図4】



内蔵メモリ

【図6】 【図7】

